

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-004549

(43)Date of publication of application : 06.01.1998

(51)Int.Cl. H04N 7/24
H04N 1/41
H04N 1/411
H04N 1/417

(21)Application number : 08-237053

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 06.09.1996

(72)Inventor : YAMAGUCHI NOBORU
IDA TAKASHI
WATANABE TOSHIAKI
KURATATE NAOAKI

(30)Priority

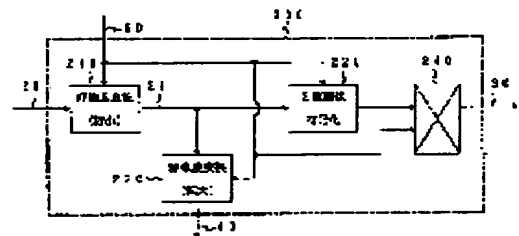
Priority number : 07276990	Priority date : 29.09.1995	Priority country : JP
07281028	27.10.1995	
08 61451	18.03.1996	JP
08 98918	19.04.1996	JP
		JP

(54) IMAGE CODER AND IMAGE DECODER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a coder by which object shape information is efficiently coded.

SOLUTION: The coder is provided with resolution conversion means 210, 230 magnifying/reducing a binary image denoting object shape information, a means 220 coding the reduced binary image, and a means coding a reduction rate of the resolution conversion means and sending the result with coded data of the binary image and the generated code quantity of the coding means is controlled by changing a magnification/reduction rate of the resolution conversion means.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

04.09.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

電話 10-4549

5

MXND直線ブロックを $(2N) \times (N/2)$ 直線のブロックに変換する手段を用いたか否かの識別情報と2値識別とを併せて符号化した情報を入力とし、前記識別情報を復号する識別情報復号手段と、

記号を有し、
面積のブロックは $M \times N$ 要素のブロックに変換する手
段とを有し、
に、前記番号手段の番号した前記 $(2M) \times (N/2)$
の識別情報番号手段からの番号された識別情報をもと
に、前記番号を番号する番号手段と、
記号を有し、
面積のブロックは $2M \times N$ 要素のブロックに変換する手
段とを有し、

【請求項32】 オブジェクトを含む方形領域をM×Nに再
前記符号化された2次元像をM×N面素のブロックに再
生することを特徴とする2次元像符号化装置。

田景 (N) : 水平方向の要素数, N : 垂直方向の要素数、再生済(改)で構成されるブロック毎に分割する手段と、再生済のフレームの再生値を蓄える手段と、前記ブロック毎の再生値を蓄える手段と、ブロック内およびブロック近傍の画素の動き検出手段と、ブロック内およびブロック近傍の画素の動き検出手段と、

前記ブロックを方形領域内において一定範囲により拡大、符号化する手段を有し、ブロックの全てあるいは一部に対して相対アドレス符号化を施す2次元符号化装置であって

ブロック近傍の再生値を蓄える保持手段と、変化面素を抽出する検出手段とを有し、ブロック近傍の再生値あるいは幅と傾斜予測値も含めて変化面素を抽出することで変化面素を検出することを可能とすることを特徴とする2次元画像符号化装置。

保護手段と、前記フレームをブロック分けしてそのブロック毎に、ブロック内およびブロック近傍の画素の動きを予測し、予測値を生ずる手段を有し、M×N画素で構成されるブロック毎に、オブジェクトを含む方形領域内を一方向に走査して、走査化する2値画素符号化装置であつた。

配ブロック近傍の再生位を帯える手段と、配ブロック内の酸化還元を抽出する手段と、抽出された酸化還元との相対アドンスを符号する手段とを、ブロック近傍の再生位あるいは動き相対位をもめて酸化還元を抽出することを特徴とする2次元検収

【基本事項 34】 ブロック内の符号化形式を逐次的に切
換える手段と、
読取符号化順序の切り換え情報を符号化する2値面と
併せて符号化する手段とを有することと特許とする請求
12のまたに請求項32記載の2値面符号化装置、
【請求項 35】 ブロック内の読符号化順序を切り換える
手段と、

手段と、
配符号化順序の切り換え情報を書き出す手段を有し、
に記切り換え情報に応じて符号化順序を切り換えつつ、
N個のブロックを再生することを特徴とする再生装置。
また、請求項3に記載の装置の動作。

号化装置、

ロック時のアルファマップの情報状況に応じ、属性を与え、その属性を符号化するようにした方式であって、各ブロックに対して、各々の属性に固有のラベルを少なくとも2ビット表現で割り当てると共に、そのラベルを割り当てたプレーンをブロックタイプのプレーンとして

上記レベルで構成されるブロックタイプのプレーンを、
各々のビットプレーンを個別に2進数値符号化する手段
とを有することを特徴とする画像符号化装置。

【請求項40】請求項39記載の符号化装置により符号化されたデータを復号化して、アルファマップのブロック毎の属性を再生する復号化装置であって、

各ビットプレーンを個別に2次元映像化する手段と、
各ビットプレーンを合成してブロックタイプのプレーンを
再生する手段と、を有することを特徴とする画像復元化
装置、

(請求項4) 請求項3記載の符号化装置において、
2値画像符号化は、ブロック毎に適用されるアルファマ
スクの2値画像符号化と同一のアルゴリズムで符号化処
理する構成であることを特徴とする画像符号化装置

【請求項42】請求項40記載の画像符号化装置において、

と迅速債務弁済は、ブロック毎に適用されるアルファマ
ップの位置情報と同一のアルゴリズムで符号処理
する構成であることを前提とする変換印字方式。

(註文事項) 3 アルファマップをブロック毎に符号化す
る際に、ブロック毎の属性を符号化する方式によって、
アルファベットの並び順が乱れる可能性がある。この
問題を回避する手段として、上記領域内のブロック毎に分割
されたサブブロックを先行し、各ブロックにおいて、各々の順序に
応じてラベルを割り当てるラベル内付け手段。

土記ラベン情報と領域のサイズをフレーム内に保持するメモリと、土記メモリに蓄積されているラベン情報を、現フレーム領域のサイズに合わせて変更するサイズ変更手段とを有する。

見フレームのラベル情報を、上記サイズ変更手続より供給されるラベル情報に従って符号化することを特徴とする面線符号化装置。

【請求項44】請求項43記載の符号化装置により符号化されたデータを実体化すると共に、アルファマップの生成はアルファマップのブロック毎の属性を再生する符号化方式とする符号化装置において、

生じたラベル情報と領域のサイズをフレーム毎に記録するメモリと、

の類のサイズに合わせて変更するサイズ変更手段を有し、
第7フレームのラベル情報を、上記サイズ変更手段より供
給されるラベル情報に依って復号化することを特徴とす
る因像復号装置。

【請求項45】画像をその画像のオブジェクト領域と背景領域に区別するための情報であるアルファマップと共に符号化して出力するようにした画像符号化装置において、

て、前記アルファベットをブロックに分割して、そのブロック毎に符号化を行い、既に符号化したブロックの一部分から切りだした参照パターンを用いてベクトル量子化の生成手段と、前記インデックステーブルを用いてアルファベットをベクトル量子化によって符号化する手段と、を有することを特徴とするオブジェクト画像の生成装置。

【請求項46】請求項45記載の符号化装置により符号化されて得られた符号化ビットストリームを復号化する符号化装置であって、前記ブロック毎に復号化を行い、前記復号化に用いたブロックの一部分から切り出した参照パターンを用いてベクトル量子化のインデックステーブルをブロック毎に生成する符号化装置。

計インデックステーブルを用いてアルファマップをベクトル量子化によって復丹する手段と、有することを特徴とするオブジェクト画像の復丹装置。

【請求項47】請求項45記載のテーブル生成手段は、
現在、符号化の処理を行っている処理ブロックに隣接
し、かつ、処理済みの部分から前記参照パターンを切り
出す手段と、
その参照パターンを演算領域からなるタイプのうちのー
つに設定するタイプ決定手段と

近頃の国産器用化装置

請求項48は、請求項46記載のグループ生成手段は、現在、値分岐の処理を行っている処理ブロックに到達したとき、かつ、処理済みの部分から前記参照パターンを切り出す手段を有する。

その参照パターンを複製疑問からなるタイプのうちの—
くに決定するタイプ決定手段と、
その複製されたタイプによってペクトルを生成すること

の面は母装置、

【附乗項49】掛乗項45記載のデューン生成手段は、現在、符号化の処理を行っている処理ブロックに算出さる、かつ、処理済みの部分から前記参照パターンを切り出す手段と、

SNでなければa2を抽出し(S112)、水平モード(H)にして“a0”の画素位置を“a2”の画素位置にし(S113、S114)、S110の処理に入る。S110では“a0”が“WIDTH”であるかを判断し、そうでなければS102の処理に入る。

[0124] なお、“WIDTH”は図12に示すように、1画素の水平方向1ラインの画素数(ラスク走査の1ラインの画素数)である。

[0125] すなわち、MMRの符号化は1ライン単位で処理を進めるもので、ラスク走査の1ライン毎に符号化処理を行って符号化してゆく方式である。

[0126] ここで、本発明での符号化処理の適用対象となるオブジェクト番号、すなわち、オブジェクト番号を区別するための2値図像は、図12(a)に例示される様な、ラスク走査1ライン毎に画素点2点配置の単位図形の組合せである。そして、図11に示したMMRの符号化のように、ラスク走査の1ライン毎に符号化処理を行うと、符号化すべき変換画素はオブジェクトと背景の境界のみにあつて、画素点2点配置の右側の画素として符号化しなくてはならぬ。すなわち、正確な符号化の点から考えて効率的でない。

[0127] 従って、ここで説明する本発明方式においては、ライン内で“a1”や“b1”を抽出するのではなく、図13に示すように、ラスク走査1ラインで“a1”や“b1”を抽出するようにし、これによって境界線の画素のみを符号化できるようにする。

[0128] MMR符号化のように、ライン毎に符号化処理を行う場合には、“a1”や“b1”は、当該ライン左端からのアドレスであったが、本発明方式においては、ラスク走査毎に“a1”や“b1”を抽出して符号化処理するために、“a1”および“b1”は以下のように定義される。

[0129]

$$a1 = abs_al - (int)(abs_a0 / WIDTH) * WIDTH$$

$$b1 = abs_bl - (int)(abs_b0 / WIDTH) * WIDTH$$

ここで、 abs_al (abs_bl)は画素点a1(画素点b1)のラスク線のアドレスである。なお、“*”は乗算を、また、“(int)(x)”はxの小数点以下切り捨てを意味する。

[0130] この際の参照ラインは、図13(c)、(d)のクロスハッチ掛け領域で表されるように、a0位置の画素から“WIDTH”相当の画素数進んだ位置までの領域である。ここで、図13(c)は図13(a)の、図13(d)は図13(b)の参照ラインである。

[0131] そのため、本発明方式では、水平モードの符号P、水平モードの符号H、そして白画素及び黒画素のランレングス符号を用いて図14に示す如きに符号化する。

[0132] ここで、Pは水平モード符号であつて、2次元符号化のテーブルに含まれる符号であり、また、H

ラインには変換画素が多い。本発明では垂直バスモードVVPを使用することができ、図16(a)のような画素の場合に、図16(b)、(c)のように画素の先頭から垂直バスモードを適用すること、符号量の増減が図れるようになる。

[0141] 図16(b)の例は、垂直モード符号V0を使用し、垂直バスモードVVPを適用する方法である。この例の場合、バスさせるライン数が4ライン分である。垂直モード符号V0を4つ並べ、そして、a1が表れるラインについては、そのラインの先頭から1までの白ラン長と水平モード符号Hを用いて“H+白ラン長”で表し、さらにa1からa2までの間の黒画素数を表す。

“V0” + “V0” + “V0” + “V0” + “H” + “白画素数を表すランレングス符号” + “黒画素数を表すランレングス符号”

なるかたちで表す。

[0142] また、図16(c)の例は、画素内の最初の変換画素のアドレス(SP(a1))を符号化するようにした方法であり、“SP(a1) + 黒画素数を表すランレングス符号”なるかたちで表す。

[0143] 従って、このような手法を、アラファマツP符号の符号化に適用することで、高効率の圧縮符号化が可能になる。

[0144] <方式2>以上の例では、水平モードでは、(a1-a0)、(a2-a1)をランレングス符号化しているが、これはMMRの水平モードの表現法を継承しているだけである。そこで、ここでは、水平モードでは(a1-a0)だけをランレングス符号化し、a2が逆のモード(例えば、垂直モード)で符号化できる場合には、当該a2を他のモードで符号化するように符号化方式を提案する。

[0145] 図17は、このような方式を適用する場合の符号化手順を説明するフローチャートである。この処理は、まず、符号化ライン上の点画素a0の画素位置情報を初期化し(S201)、符号化ライン上で“a0”位置より右にある最初の画素a1の位置を初期化し(S202)、参照ライン上で“a0”位置よりも右にある、しかも、“a0”位置の画素と反対色の最初の画素a2を初期化し(S203)、次にa1が抽出されたか否かをチェックする(S204)。その結果、b1が抽出されれば次にa0からa1までの間の画素数を2*WIDTHより小さい値で(S205)、小さければb2<a1であるかを調べ(S206)。

[0146] その結果、b2<a1の図像にあれば、バスモード(P)にしてa0の画素位置をb2の画素位置情報にセットし(S207、S208)、S203の処理に戻る。

[0147] 一方、S206において、b2<a1でなければ、|a1-b1|≤9であるかを判断し(S209)、その結果、|a1-b1|≤9であれば垂直モード(V)にしてa0の画素位置をa1の画素位置とし(S210、S211)、S212の処理に入る。S212では画素の最後が否かを判断し、最後であれば処理を終了し、最後までなければS202の処理に戻る。

[0148] また、S209での判断の結果、|a1-b1|≤9でなかったときには、a2の抽出処理を、a1とa2の間の画素数が画素の水平方向画素数を“WIDTH”以下であるかを判断し(S214)、そうであれば垂直モードとし(S215)、a0をa2にセットする(S216)。そして、S212の処理に移る。

[0149] S214での判断の結果、a1とa2との間の画素数が画素の水平方向画素数を“WIDTH”以下でなければ、垂直バスモードとし(S217)、a0をa2にセットする(S218)。そして、S212の処理に移る。

[0150] また、S205での判断の結果、a0からa1までの間の画素数が2*WIDTHより小さくなければ、a1までの抽出処理を行い(S219)、次に垂直バスモードとし(S217)、a0をa2にセットする(S218)。

[0151] これにより、水平モードでは(a1-a0)だけをランレングス符号化し、a2が他のモード(例えば、垂直モード)で符号化できる場合には、当該a2を他のモードで符号化するという符号化方式が可能になる。

[0152] 図2の具体例のその2)ここでは、前フレームのラインを参照ラインとすることで、フレーム間の参照を利用して符号化処理効率を向上させるようにする。図18は、本発明を適用した符号化/復号化処理のブロック構成図である。図中、200は符号化/復号化回路であり、画素データを符号化処理して出力し、また、入力された符号化画素データを復号化して出力する回路である。210はラスク走査に対応するライン位置の画素情報を保持するラインメモリであり、フレーム内の参照ラインとフレーム間の参照ラインの画素情報を保持するものである。また、220はラスク走査、230a、230bはそれぞれフレーム画素を保持するフレームメモリ、240は動き補償回路である。

[0153] フレームメモリ230aおよび230bは、動き補償回路240をそれぞれ保持するメモリであり、動き補償回路240はフレームメモリ230bの画素データから動き補償処理を行ってその動き補償処理後の画素データを出力するものである。

[0154] また、ラスク走査220は符号化/復号化回路200の出力するモード切り替え信号により、動

き増値予報回路2400の出力する即座データまたはフレームメモリ2300からの面画データのうち、いずれか一方を選択してラインメモリ2100に出力する回路である。また、ラインメモリ2100はこのセレクタ2200を介して得られた面画データをライン単位で保持し、符号化/復号化回路2000に渡し、符号化/復号化回路2000はこのライン単位の面画データを所定符号化もしくは復号化処理する回路である。

[0155] このような構成のシステムにおいて、符号化/復号化回路2000は入力される面画データをラインメモリ2100の内容を参照しながらラスタ走査の順に従って符号化して出力OUTより出力し、また、この符号化した内容は符号化してフレームメモリ2300へ、2300bに入力して蓄える。フレームメモリ2300a、2300b内の復号化された面画の情報は読み出されてセレクタ2200に、あるいは動き補償予報回路2400を介して動き補償予報処理され、セレクタ2200に与えられる。

[0156] セレクタ2200は、符号化/復号化回路2000より搬入されて供給されるモード切り換え信号（フレームメモリ2300a内）に基づいて、入力切り替えされ、ラインメモリ2100はこのセレクタ2200を介してフレームメモリ2300a、2300bからの面画情報と与えられることにより、ラインメモリ2100には、モード切り換え信号（フレームメモリ2300a内）に基づいて、選択入力されることとなるフレーム内の参照ラインとフレーム間の参照ラインのいずれかが逐次蓄えられる。

[0157] ここで、フレームメモリ2300a、2300bには符号化/復号化回路2000により符号化/復号化処理されることにより得られた当該フレームの増値予報データと、復号済みの参照フレームの面画値が蓄えられている。なお、フレーム間の参照ラインは、動き補償予報回路2400にて動き補償した信号を用いても良い。

[0158] また図19(a)、(b)のクロスハッチ部は、ラスタ単位に符号化する際のフレーム内とフレーム間の参照ラインの列である。図19(a)はフレーム内の参照ラインであり、以後、これを“ADVE LINE”と呼ぶことにする。図19(b)はフレーム間の参照ラインであり、参照フレーム内のa0と同じ、あるいは動き補償後のアドレスa0に割当て図のように設定されるもので、以後、これを“PREVIOUS LINE”と呼ぶことにする。

[0159] 参照ラインを切り換えるためのモード情報は、符号化/復号化回路2000により、例えば、複数のラインで構成されるブロックライン毎に別途符号化される。

[0160] 図20は、本実施例の符号化手順を表すフローチャートであり、符号化/復号化回路2000は、

まず、最初に符号化ライン上の起点位置a0の面画位置情報を初期化し(S301)、次に起点位置a0が属するラインのモードがフレーム内（INTRA）であるかを調べ（S302）、その結果、フレーム内（INTRA）であれば“ADVE LINE”をラインメモリ2100に読み込み（S303）、フレーム内（INTRA）でなければ“PREVIOUS LINE”を図18のラインメモリ2100に読み込むように制御する（S309）。

[0161] そして、次にa1の抽出処理をし（S304）、さらにb1、b2の抽出処理をし（S305）、次にa2とa1の面画位置関係がb2<a1であるかを調べ（S306）、b2<a1であれば、バスモード（P）にしてa0の面画位置情報とb2の面画位置情報とをセットし（S307、S308）、S304の処理に戻る。

[0162] S306の処理において、b2とa1の面画位置関係がb2<a1でなければ、a1-b1|≤N（Nはある定数）であるかを判断し（S310）、その結果、|a1-b1|≤Nであれば、バスモード（V）にしてa0の面画位置とa1の面画位置にし（S311、S312）、S313の処理に入る。S313ではa0が“ADVE”（面画の横断方向の面画値）対応の位置であるかを判断し、そうでなければS304の処理に戻る。S313での判定の結果、a0が“ADVE”対応の位置であれば、面画の位置であるかを調べ（S314）、面画の位置でなければS301の処理に戻る。S314での判定の結果、面画の位置でなければ、処理を終了する。

[0163] S310での判定の結果、|a1-b1|≤Nでなければa2を抽出し（S315）、水平モード（H）にして“a0”の面画位置を“a2”の面画位置にし（S316、S317）、S313の処理に入る。[0164] すなわち、以上の手順は、起点位置a0が属するラインのモードがフレーム内（INTRA）の場合には“ADVE LINE”を、また、フレーム間（INTER）の場合には“PREVIOUS LINE”を図18のラインメモリ2100に読み込む。“PREVIOUS LINE”を参照ラインとするとき、符号化ラインと全く同じか、あるいは面画が非常に小さい場合には、“NOT CODED”すなわち、符号化ラインを符号化せずに参照ラインの信号をそのままコピーするものでもあり、“PREVIOUS LINE”を参照ラインとしないとき、符号化ラインと全く同じか、あるいは面画が非常に小さい場合には、符号化ラインを符号化せずに参照ラインの信号をそのままコピーすること、逐次参照ラインの信号をそのまゝコピーすること、逐次符号量を削減することができる。

[0165] 図21は、この方式を使用した場合での人後アルファマリアに対するブロックライン毎の、モードの切り換えの例である。ブロックラインとは、参照ラインと隣接するブロックライン毎に別途符号化される複数のライン単位で構成したブロックを示しており、頭頂部近傍に相当するブロックは第0および第1ブロックラインである。

ックラインではそれぞれ“INTRA”、頭頂部に相当する部分が占める第2〜第4ブロックラインでは互いの値が異なるそれぞれ“NOT CODED”、所定範囲近傍に相当する部分が占める第5〜第8ブロックラインではそれぞれ“INTRA”のラインモードとなっていることを示している。

[0166] また図22は、ラスタ単位に符号化する場合に、“NOT CODED”となるブロックラインの符号化スキップする際の具体的な例を説明するものである。本発明では、起点位置a0が属するラインの属性（“INTRA”/“INTER”）により、モード切り換えを行っている。しかし、ラスタ単位に符号化する場合に、a1がa0と同じライン上にあるとは限らない。したがって、符号化時にa1がa0と同じライン上か否かは不明である。

[0167] そこで、図22のように、a0が当該ブロックライン上の最後の面画位置であり、かつ、次のブロックライン上のモードが“NOT CODED”（符号化）である場合には、スキップ符号Sに、このスキップ先のブロックラインの面画位置を新たなa0（new a0）とすると共に、このスキップされるブロックラインの属性については符号化する。

[0168] つまり、a0が存在するブロックラインB1があり、そのブロックラインB1のモードが“INTER”であるとし、当該ブロックラインB1の次に、モードが“NOT CODED”のブロックラインB2が5つ続き（B2〜B6）、その次にモードが“INTER”であるブロックラインB5が繋がっている。当該B5のブロックXを用いてa0からnew a0にスキップし、ブロックラインB1からB4までについてはすべて“CODED”すなわち、符号化することになる。また、この符号Sの可変符号は“面画モード”/“水平モード”/“バスモード”の可変符号と共に設計される。

[0169] 図23は以上の符号化手順を表すフローチャートであり、図17の点線で囲まれた部分を要したものである。符号化ライン上の起点位置a0の面画位置情報を初期化し（S201）、次に起点位置a0が属するラインのモードがフレーム内（INTRA）であるかを調べ（S202）、その結果、フレーム内（INTRA）であれば“ADVE LINE”をラインメモリ2100に読み込み（S203）、フレーム内（INTRA）でなければ“PREVIOUS LINE”を図18のラインメモリ2100に読み込む（S203）。さらにa0が属するラインのモードが“NOT CODED LINE”つまり、符号化しないラインでなければa1を調べ（S2103）、符号化しないラインであればS201の処理に移り、符号化しないラインであれば、次にa1の抽出処理をし（S202）、さらにb1、b2の抽出処理をし（S203）、S204

の処理に入るといった処理形態である。

[0170] 以上、前フレームの符号化済みの信号を復号化して蓄え、かつ、当該前フレームの信号を参照する場合、面画の符号化中の面画は符号化済みの領域の面画状態に近似的にしているか否かを調べ、近似的にしているか否かの面画の符号化をせずに、代わりに、上記復号済みフレーム内の信号と上記符号化中のフレームにコピーすると共に、コピーされた部分をスキップして、次の符号化すべき面画の符号化による符号化処理を行うようにしたことにより、コピーされた部分を符号化しないで処理効率を向上させることができるようになる。

[0171] 【第2の実施例のその3】ここでは、参照ラインを複数用いて参照の性能を向上させることで、増値符号量を削減する具体例を説明する。

[0172] 図24は、本発明の符号化ラインと参照ラインの関係を説明する図である。ここで、新たにc1とc2の定義を行う。

c1: a0より右側、a0と反列色の最初の面画位置

c2: c1の次の面画位置

本発明は、a1を符号化する際に、c1とb1の位置から、b1とa1の位置を予測するものであり、以下の式で得られるdiffを面画モードで符号化する。

[0173] $diff = b1 - a1 \cdot (b1 - c1)$

ここで、f(a)はb1とa1との位置を指定する予測関数である。また、次式は予測ノイズによる予測値の低下を防止するために、c1とb1の位置の絶対値が大きい値b1より小さい値に予測値を0とする予測関数の例である。

[0174]

$f(x) = 0 \quad (abs(x) < th)$

$f(x) = sign(x) \quad (abs(x) \geq th)$

$sign(x) = -1 \quad (x < 0)$

$sign(x) = 0 \quad (x = 0)$

$sign(x) = 1 \quad (x > 0)$

但し、c2がb1より左側にある時、あるいはabs(b1-c1)が、あるしきい値よりも大きい場合は、通常の面画モードで符号化する。

[0175] 図25は、本実施例の符号化手順を表すフローチャートであり、第1の面画モードは従来の面画モードであり、第2の面画モードは、参照ラインを2ラインとする面画モードで、本発明で採用した新しいモードである。

[0176] ここで処理は、まず、符号化ライン上の起点位置a0の面画位置情報を初期化し（S401）、符号化ライン上で“a0”位置より右にある最初の面画位置a1の抽出処理をし（S402）、参照ライン上で“a0”位置より右にある面画位置b1と、“a0”位置の面画と反列色の最初の面画位置b2参照ライン上で“b1”位置の次に表れる面画位置b2

行の短い時刻 $n-1$ におけるマクロブロックの右端の1列をカットし、その後、下部の1行分をその下にコピーして行を繋ぐ。この状態が図46 (b) である。
[0295] また、時刻 $n-1$ におけるマクロブロックが、時刻 n のマクロブロックより列が1列短く、1行長い場合は、下部の1行をカットし、その後、そのマクロブロック右端の1列をその隣りにコピーして1列増やす。

[0296] サイズが合わないときは、このようにしてサイズを合わせる。なお、サイズの合わないのは前記の方法に限ったものではない。そして、最終的に、図46 (b) の様に、時刻 n のサイズに合わせられた、時刻 $n-1$ のラベルを、ここでは便宜上、時刻 $n-1$ のラベルと表記して以下の説明に用いることにする。

[0297] 図47 (a) は、時刻 n での上述のマクロブロックの属性情報と、時刻 $n-1$ での上述のマクロブロックの属性情報の差分、つまり各画素位置での各ラベルの差分を、同一画素位置のもの同士で取った結果を示している。ここで、Sは「ラベルが一致している」ことを示し、Dは「ラベルが不一致である」ことを示す。
[0298] 一方、図47 (b) は、時刻 n での上述のマクロブロックの属性情報における隣接画素位置のラベルの差分をとった結果を示している。ここで、左端のラベルは、1ライン上の右隣の画素位置でのラベルとの差分を取り、左端の画素位置でのラベルは、「0」との差分を取ることにしている。以後、便宜上図47 (a) をフレーム間符号化、図47 (b) をフレーム内符号化と呼ぶことにする。

[0299] 図47より、フレーム間符号化の方がフレーム内符号化に比べてSの割合が多く、フレーム間符号化の方が予測が当たるため、符号量の削減を図ることができ。

[0300] 図49は、各ラベルを符号化するための可変長符号表の例である。ここでは符号化対象となるラベルが、その予測値（フレーム間：前フレームのラベル、フレーム内：隣のラベル）と一致している場合（Sの場合）には1ビットで符号化し、一致していない場合（Dの場合）には2ビットで符号化することにする。このようにすると、符号量を少なくすることができ。

[0301] また、フレーム間符号化の場合には、Sの割合が多いため、複数のラベルをまとめて符号化すること、更に符号化効率の向上を図られる。

[0302] 図48は、ライン間とライン内のラベルの差分が全てSか否かを、1ビットの符号で示す例である。これにより、ライン内が全てSでないラインのみラベルを符号化すれば良いため、符号量が大幅に削減されることが分かる。

[0303] なお、フレーム間での画素位置が小さい場合、フレーム内符号化に比べて符号化効率が低下する恐れがある。この場合は、1ビットの符号マフレーム内

2進表現で「10」、十進数の「3」は2進表現で「11」であり、2ビットあれば表現できる。
[0288] このようにblock type情報は、2ビットで表現できるため、その上位ビット（QSB）と下位ビット（LSB）をビットプレーンに分解すると、図43 (c) のようになる。なお、図43 (c) において、Bplは元のblock typeの情報が（MBの属性情報）であり、BplはBplをビットプレーンに分解して得た下位ビット（LSB）のビットプレーンであり、BplはBplを分解して得た上位ビット（QSB）のビットプレーンである。

[0289] 一般に、図43 (a) のように、オブジェクトも含む、アルファマッピングのブロック属性情報を、図43 (b) の様にラベル付けすることで、図43 (c) におけるBpl、Bplの様に上位および下位のビットのプレーンに分解したときに、何れのビットプレーンにおいても「0」と「1」は、かたまりとなる。即ち、MSBにおいても、LSBにおいても、相違が保てることになる。

[0290] 図44は、図43 (c) の各ビットプレーンも、本発明で提供するブロックベースのMMRで符号化している例である。この図に示すように、ビットプレーンに分解し、各ビットプレーンを高効率な2次元符号化方式により符号化する事で、ブロックの属性情報の符号量をブロック毎に符号化する場合に比べて、大幅に削減することができようになる。

[0291] また、ブロックの属性を符号化する2次元符号化と、各ブロックを符号化する2次元符号化の符号化法を同一のものとする事で、符号化システム全体の効率を向上させることができる。

[0292] 以上、ブロックの属性情報を符号化する方式の具体例であるが、ブロックの属性情報の符号化方式には別の方法もあるため、これを次に説明する。
[0293] 図445は、時刻 n と時刻 $n-1$ におけるあるマクロブロックの属性情報の同一性を表している。図2 (a) の様に、オブジェクトの左上と右隣の画素位置に値するように、方形領域を設定すると、図45における (a) に示した時刻 n でのブロックの属性情報の例と (b) に示した時刻 $n-1$ でのブロックの属性情報の例とを、時間的に近いフレーム間のアルファマッピング間で、非常に似たラベル付けが行われる。従って、このような場合には、フレーム間においてラベルの相違が小さいため、既に符号化済みのフレームのラベルを参照して、異なるフレームのラベルを符号化することで、大幅に符号化効率を改善されることになる。

[0294] また、一般に、時刻 n と、時刻 $n-1$ の両者のサイズが異なる場合がある。この場合、一列として、図46に示す手順で、時刻 $n-1$ での領域を 時刻 n のサイズに合わせる。例えば、時刻 n におけるマクロブロックが、時刻 $n-1$ におけるマクロブロックの行より1行長く、1列短い場合は、図46 (a) のように、

符号化を行うが、フレーム間符号化を行うかを切り換えられるようにしておき、フレーム内符号化で符号化できるようにする。当然のことながら、最初に符号化するフレームは、参照するラベルが無いため、フレーム内符号化を行う。この際、フレーム間/フレーム内を切り換える符号が必要ない。

[0304] 図50は、前述した本実施例のシステムのプロック図であり、このブロックを参照して処理の流れを説明する。この図50の構成において、図50で示した部分が前述した本実施例に係る部分である。図50 (a) は符号化装置であり、オブジェクト領域検出回路3100、ブロック化回路3110、ラベル付け回路3120、ブロック符号化回路3130、ラベルメモリ3140、サイズ変更回路3150、ラベル符号化回路3160、多重化回路 (MUX) 3170とより構成されている。

[0305] これらのうち、オブジェクト領域検出回路3100は、入力されたアルファマッピング信号を云に、そのアルファマッピング信号においてオブジェクトを含んでいる部分についての方形領域を検出して、その方形領域のサイズに出力する。その方形領域のアルファマッピング信号を出力するものである。ブロック化回路3110は、この方形領域のアルファマッピング信号をマクロブロック化して、ラベルメモリ3140に出力する。このマクロブロック化されたアルファマッピング信号についてそのブロック毎に、そのマクロブロックでのアルファマッピング信号内の属性 (MBの白の分)、MBoc (白と黒の混合)、MBBk (黒の分) を判定し、各属性に対応するラベル（「0」、「1」、「3」）を割り当てる回路である。

[0306] ブロック符号化回路3130は、ラベルが「1」 (MBoc) のもののマクロブロックについて、そのマクロブロック内のアルファマッピング信号を符号化する回路であり、ラベルメモリ3140は、ラベル付け回路3120より供給されるラベル情報とラベルメモリ出力回路3020を介してオブジェクト領域検出回路3100から与えられる領域のサイズ情報を参照すると共に、この参照したラベル情報とサイズ情報を併せてサイズ変更回路3150に供給するためのメモリである。サイズ変更回路3150は、ラベルメモリ3140より供給されるラベル情報とサイズ情報を参照し、各属性に対応するラベル（「0」、「1」、「3」）を割り当てる回路である。

[0307] また、多重化回路3170は、ラベル符号化回路3160の得た符号化情報と、ブロック符号化回

路3130より供給される符号化情報と、オブジェクト領域検出回路3100から与えられるサイズ情報とを多重化して出力する回路である。
[0308] このような構成の符号化装置は、図3010を介して供給されるアルファマッピング信号は、オブジェクト領域検出回路3100により、オブジェクトを含む方形領域を検出する。この方形領域のサイズに属するラベル情報を検出する。この方形領域のサイズに属するラベル情報は、ブロック化回路3110に供給される。ブロック化回路3110は、この領域内のアルファマッピング信号についてマクロブロック化する。マクロブロック化されたアルファマッピング信号は、ラベル付け回路3120とブロック符号化回路3130に供給される。
[0309] ラベル付け回路3120では、マクロブロックの属性 (MBwh, MBoc, MBBk) を判定し、各属性に対応するラベル（「0」、「1」、「3」）を割り当てる。このラベル情報は、ブロック符号化回路3130、ラベルメモリ3140、ラベル符号化回路3160に供給される。

[0310] ブロック符号化回路3130では、ラベルが「1」 (MBoc) のとき、ブロック内のアルファマッピング信号が符号化され、その符号化情報は多重化回路3170に供給される。ラベルメモリ3140には、ラベル付け回路3120より供給されるラベル情報とラベルメモリ出力回路3020を介する領域のサイズ情報が蓄積され、ラベル情報とサイズ情報を併せてラベルメモリ出力回路3030を介して、サイズ変更回路3150に供給される。

[0311] サイズ変更回路3150では、ラベルメモリ出力回路3030を介して供給される、時刻 $n-1$ のフレームのラベル情報とサイズ情報と、図3020を介して供給される、時刻 n のサイズ情報とから、時刻 n のラベル情報を時刻 n のサイズに相当する様にサイズを変更したラベル情報をラベル符号化回路3160に供給する。ラベル符号化回路3160では、サイズ変更回路3150より供給されるラベル情報とサイズ情報を参照し、その参照したラベル情報は多重化回路3170に供給される。多重化回路3170では、ブロック符号化回路3130とラベル符号化回路3160より供給される符号化情報と、図3020を介して供給されるサイズ情報とを多重化した後、図3040を介して出力する。
[0312] 以上が符号化装置の構成と作用である。次に符号化装置の構成と作用を説明する。

[0313] 図50 (b) に示す符号化装置は、分割化回路 (DMUX) 3200、ラベル符号化回路3210、サイズ変更回路3220、ラベルメモリ3230、ブロック符号化回路3240より構成される。これらのうち、分割化回路3200は、図3050を介して供給される符号化情報を分離する回路であり、ラベル符号化

S6: タイプM=2とする、S10に進む。
S7: タイプM=3とする、S10に進む。
S8: タイプM=4とする、S10に進む。
S9: タイプM=5とする、S10に進む。
S10: RとRT、RLに応じてインデックスステータスを作成する。

[0342] このアルゴリズムを用いる場合は、図53のタイプ決定器1616が出力するパラメータ1618はRTとRLである。また、タイプ決定器1616は図56に示すように構成される。図56に示す構成は、判定器1623、RT、RL出力器1624からなり、参照パターン1608は判定器1623と、RT、RL出力器1624に入力される。RT、RL出力器ではRTとRLが出力され、パラメータ1618として出力されるときに判定器1623にも送られる。判定器1623では、図68のアルゴリズムでタイプ1617を決定し、出力する。

[0343] 次にタイプMとRT、RLを用いたインデックスステータスの構成を図70に示す。まずM=1は、上部参照パターンと左部参照パターンのアルファマックスの両方が等しい場合であるから、図70(a)に示したような、上辺と左辺をよぎる境界線が長い参照パターンのうちから、予め決められた構成する。

[0344] この図で斜線はT1と等しい値を表す。つまり、T1がオブジェクト領域にある場合は斜線がオブジェクトで白が背景、T1が背景領域にある場合にはその逆である。

[0345] 次にM=2は、上部参照パターンと左部参照パターンのいずれか一方が境界線がより、他方は背景領域が全て等しい場合である。

[0346] 図70(b)は左部参照パターンを境界線がよぎる(R<B)場合の所で、左辺の上からRLの点を各点に境界線の角度を徐々に変えたものなどである。上部参照パターンを境界線がよぎる場合は上辺の左からRTの点を各点に境界線をひく。

[0347] また、M=3では図70(c)に示したように上辺のRTと左辺のRLで境界線がよぎるようにする。

[0348] 最後にM=4ではT1とL1の両に境界線があるで図70(d)のように上辺の点を各点に境界線をひく。また、参照パターンとして図64(b)に示すように上辺、左辺とも斜線ライクを用いるようにする。図64(a)に示したように境界線の向きも決定できるので、その決定した境界線を用いて参照パターンを作成することができる。

[0349] 以上でインデックスステータス生成器1609の第1の具体例である図53の構成が説明を終えて、インデックスステータス生成器1609の第2の具体例を図54に示す。

[0350] インデックスステータス生成器1609の第2の具体例 図54に示す構成のインデックスステータス生成器1609は、タイプ決定器1616、メモリ625、1626、1627、スイッチ1628と構成されている。このインデックスステータス生成器1609では、符号化に先だって各タイプに応じたインデックスステータスが作られるようにしてあり、それぞれタイプ別にメモリ625、1626、1627のうちの専用のものに格納される。従って、メモリ625、1628、1627はいずれか一つのタイプのものを数回に格納し得る。

[0351] スイッチ1628はこれらのメモリ625、1626、1627のいずれかを選択してその選択したメモリに格納されているインデックスステータスを用いるようにするものである。

[0352] このようなインデックスステータス生成器1609において、参照パターン1608によって、タイプ決定器1616でタイプ1617が決まるのは図63に示した具体例と同じである。但し、この具体例ではパラメータ1618はタイプ決定器1616から出力されない。また、符号化に先だって作られる、各タイプに対応したインデックスステータスが、それぞれ異なるメモリ625、1626、1627に格納されている。

[0353] そして、タイプ1617によってスイッチ1628が切り替わられ、そのタイプ1617に応じたインデックスステータス1622が出力される。

[0354] この具体例図63の例と比較してメモリが多く必要であるが、インデックスを生成する効率が高くなるという利点がある。

[0355] インデックスステータス生成器1609のさらに別の具体例を示す。

[0356] <インデックスステータス生成器1609の第3の具体例> インデックスステータス生成器の第3の具体例を図55に示す。図55では、参照器1629、メモリ630、スイッチ1632、メモリ634から構成されている。

[0357] この例では先の例と異なっているタイプ決定は行わず、参照パターンと予め用意する参照パターンの境界線が連続的につながる度合いを表す評価値を求めて用いる。

[0358] この評価値は図65(a)に示すように、上部参照パターンT1、T2...と参照パターンの上辺の面積列W1、W2...及び、左部参照パターンL1、L2...と左部の面積列V1、V2...を比較して、 $T1=H1$ となる $i=1, 2, 3, \dots, J$ の値と、 $J=J1$ となる $j=1, 2, 3, \dots, J1$ の値の和である。

[0359] 従って、図65(a)の場合、 $i=1, 2, 3, \dots, J=1, 2, 3, 6, 7, 8$ において等しくなるので、評価値は“9”となる。

[0360] 図55に示す、説明を続ける、上記メモリ

1630には図70に示したものと、様々な参照パターンが予め格納されており、評価器1629は、参照パターンと予め用意した参照パターン(メモリ630から与えられる)の境界線が連続的につながる度合いを表す評価値を求める装置である。スイッチ1632はメモリ630の出力を参照するためのスイッチであり、メモリ634は、このスイッチ1632を介して与えられる情報を保持するものである。スイッチ1632は評価値に対応して評価器1629が出力する評価値により制御される。

[0361] 符号化装置の構成要素であるメモリ1605から読み出される参照パターン1608は、この評価器1629に送られる。また、メモリ630からは図70に示したものと、様々な参照パターン1631が、逐次、評価器1629とスイッチ1632に送られる。

[0362] 評価器1629では先に説明した参照パターン1608と参照パターン1631の評価値を求め、そして、その評価値が図62よりも小さい場合には評価器1629はスイッチ1632を駆動するようになり、評価器1629はスイッチ1632に送る。

[0363] この場合は、参照パターン1631はメモリ634に格納されてインデックスステータスに載る。逆に評価値が図62よりも大きい場合には図62を切り替えてメモリ634がスイッチ1632に送られ、参照パターン1631はメモリ634に送られる。

[0364] メモリ630に用意された参照パターン1631のうち所定の個数の評価値が得られ、メモリ634に格納された参照パターンに順にインデックスを付加して、インデックスステータス1622として出力する。この評価値は、メモリ634に所定の個数の参照パターンが格納された時に終了する方法もある。

[0365] また、メモリ630にある参照パターン1631のうち評価値の大きいものから順に所定の数の参照パターンを選択する方法もある。この場合はメモリ634に所定の数の参照パターン1631とその評価値を記録するようにする。

[0366] そして、記録されている評価値のうちで最も小さいものより、現在参照中の参照パターンの評価値が大きい場合にそれらを入れ替えるようにし、

[0367] 以上の図55の具体例は比較的複雑なメモリ630が必要であるが、タイプ決定の煩雑さがなくなる利点がある。

[0368] なお、図53、図54、図55の具体例は、応用システムで許容される記憶量とメモリ量によって、それぞれ適当なものを選択すればよい。

[0369] 以上で図51のインデックスステータス生成器1609の説明を終る。

[0370] <ベクトル量子化器1607のアルゴリズム

次に図51のベクトル量子化器1607でのアルゴリズムを図69に示す。ここでC(1)は入力されたアルファマックスの参照像と参照パターンの特徴の符号条件で、例えば、B×B直線のブロックに分割し(図66(B/4)×(B/4)直線のブロックに分割し(図66参照)、そのいずれのブロックにおいても、参照像と参照パターンとの各直線の長さの絶対値が0を越えない、というものである。但し、0は小さい値である。また、各直線の長さの絶対値とは、具体的には、参照像と参照パターンの各直線の長さの絶対値を、1回、2回、...、B/16回平均した長さである。

[0371] 最終に、この条件をクリアしない、その参照像と参照パターンとの各直線の長さの絶対値が0を越えない、また、B×B直線の長さの絶対値が0を越えない、という条件を満たす、図69に示すフローチャートを説明する。

[0372] S11: インデックス160とする、S12に進む。

S12: 参照パターン1631(C(1))を格納する場合はS15に進む、そうでない場合はS13に進む。

S13: 161とする。

S14: 参照パターン1631(C(1))を格納する場合はS15に進む、そうでない場合はS16に進む。

S15: Min=1とする、そして、S23に進む。

S16: Minに十分大きな値を代入し、Min=1とする、S17に進む。

S17: 161に1を加え、Min=1とする、S18に進む。

S18: 参照パターン1631(C(1))を格納する場合はS19に進む、そうでない場合はS21に進む。

S19: EがMinよりも小さい場合はS20に進む、そうでない場合はS21に進む。

S20: MinにEを代入し、Min=1とする、そして、S21に進む。

S21: 1がインデックスの最後の値Nと等しい場合はS22に進む、そうでない場合はS17に進む。

S22: Min=1である場合は図51のインデックス生成器1609に終了する、そうでない場合はS23に進む。

S23: Minを試当ブロックのインデックスとして出力して終了する。

[0373] アルゴリズムでは、参照パターン“0”と参照パターン“1”は、Eを計算せずにC(1)と2を演算してそれに決定している。

[0374] このようにすると、“0”と“1”のインデックスに、他のインデックスよりも短い符号を割り当てている場合に、符号量を少なくするという効果が期待できる。例えば、ブロック内が全てオブジェクト領域とか、逆に全て背景領域といった参照パターンを、“0”や“1”に割り当てる。

具体例を示すブロック図。

[0467] 本発明の第11の具体例を説明するための図

[図53] 本発明の第11の具体例を説明するための図であって、本発明システムに用いるインデックスステープル生成器1609の例を示すブロック図。

[0468]

[図54] 本発明の第11の具体例を説明するための図であって、本発明システムに用いるインデックスステープル生成器の第2の具体例を示すブロック図。

[0469]

[図55] 本発明の第11の具体例を説明するための図であって、本発明システムに用いるインデックスステープル生成器の第3の具体例を示すブロック図。

[0470]

[図56] 本発明の第11の具体例を説明するための図であって、本発明システムに用いるタイプ決定器1616の具体例を示すブロック図。

[0471]

[図57] 本発明の第11の具体例を説明するための図であって、本具体例における符号化装置全体の処理の流れを示すフローチャート。

[0472]

[図58] 本発明の第11の具体例を説明するための図であって、図52に示した本具体例における復号装置の処理の流れを示すフローチャート。

[0473]

[図59] 本発明の第11の具体例を説明するための図であって、7ルファマップの例を示す図。

[0474]

[図60] 本発明の第11の具体例を説明するための図であって、途中まで符号化、復号された7ルファマップの例を示す図。

[0475]

[図61] 本発明の第11の具体例を説明するための図であって、参照部分を示す図。

[0476]

[図62] 本発明の第11の具体例を説明するための図であって、ブロックを再分割した時の参照部分を説明する図。

[0477]

[図63] 本発明の第11の具体例を説明するための図であって、RTとRLを説明するための図。

[0478]

[図64] 本発明の第11の具体例を説明するための図であって、復号後の向きを指定を説明するための図。

[0479]

[図65] 本発明の第11の具体例を説明するための図であって、本発明で使用する環状の計算例を説明するための図。

[0480]

[図66] 本発明の第11の具体例を説明するための図であって、許容遅延条件を指定するためのブロックを説明する図。

[0481]

[図67] 本発明の第11の具体例を説明するための図であって、本発明の具体例を示すフローチャート。

[0482]

[図68] 本発明の第11の具体例を説明するための図であって、本発明で用いるタイプ決定器1616での処理アルゴリズムを示すフローチャート。

[0483]

[図69] 本発明の第11の具体例を説明するための図であって、図51のベクトル量子化器1607において用いるアルゴリズムを説明するフローチャート。

[0484]

[図70] 本発明の第11の具体例を説明するための図であって、本発明に用いるタイプ決定器とRT、RLを用いたインデックスステープルの構成例を示す図。

[0485]

[図71] 本発明の第11の具体例を説明するための図であって、本発明の符号化装置の具体例を示すブロック図。

[0486]

[図72] 本発明の第11の具体例を説明するための図であって、図71に示した符号化装置で生成される符号の復号を行う復号装置の具体例を示すブロック図。

[0487]

[図73] 本発明の第11の具体例を説明するための図であって、本発明に用いるVLCテーブルの例を示す図。

[0488]

[図74] 本発明の第11の具体例を説明するための図であって、ブロック単位で符号化する際の復号装置の参照部分および1を抽出する際の参照部分を表す図 (ブロックベース符号化の復号装置の参照部分と参照領域を表す図)。

[0489]

[図75] 本発明の第11の具体例を説明するための図であって、MMRとブロックベースで符号化する場合のフローチャート。

[0490]

[符号の復号]

100...差分回路

110...3.50...動を補償する回路

120...直交変換回路

130...量子化回路

140...可変長符号化回路

150...3.20...逆量子化回路

160...3.30...逆差分回路

170...3.40...加算回路

180...2.40...5.10...多変数回路

200...アルファマップ符号化回路

210...2.30...4.20...解像度変換回路

220...2.2値面像符号化回路

221...2次元符号化回路

222...ラインメモリ

223...フレームメモリ

300...4.30...5.20...分離化回路

310...可変長復号化回路

400...アルファマップ復号化回路

410...2値面像復号化回路

500...オブジェクト復号化回路

530...アルファマップ復号化回路

621...6.22...フレームメモリ

623...復号手段

1613...ベクトル逆量子化器

1605...メモリ

1607...ベクトル量子化器

1609...1639...インデックスステープル生成器

1636...逆量子化器

1637...メモリ

2000...符号化/復号化回路

2100...ラインメモリ

2200...セクタ

2300...フレームメモリ

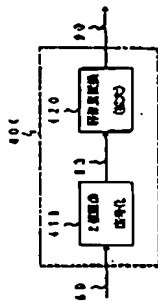
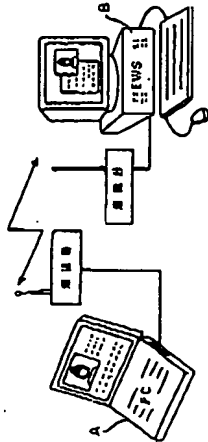
2400...動を補償する回路

2500...シェーブコーディング部 (2値面像符号化回路)

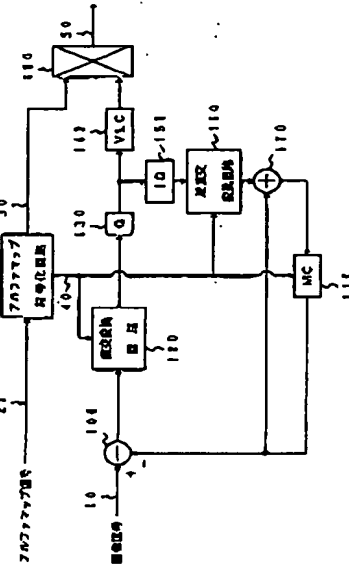
2600...アルファマップコーディング部 (多値面像符号化回路)

[図1]

[図7]



[図2]



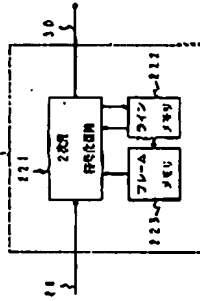
特開平10-4549

(42)

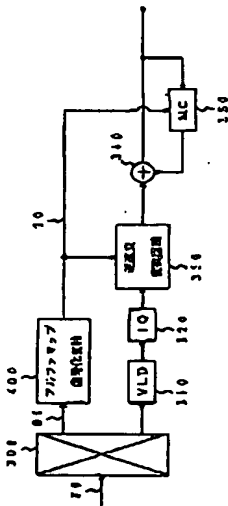
【図10】

	4549	4550	4551
P	4001	4000	0001
V1	1	01	01
V1	015	15	15
V1	1500	15	0015
V1	0940	015	00015
V1	0000	015	0000015
ESC			000000001
H	001	0000	00001

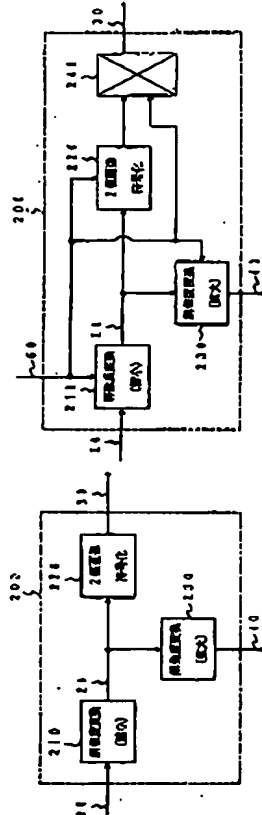
【図28】



【図3】

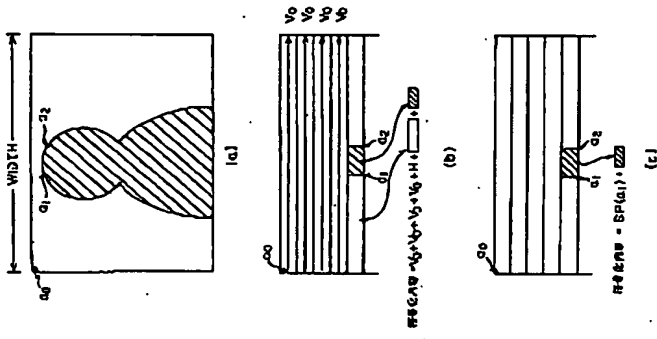


【図4】

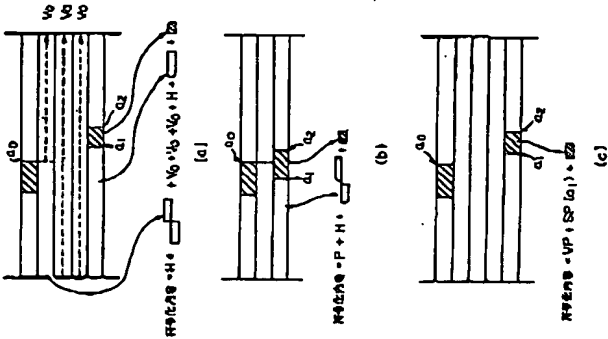


(44) 特開平10-4549

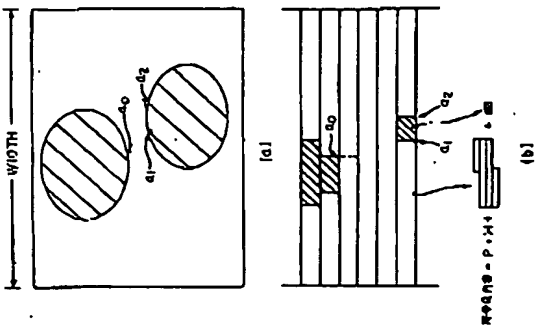
[図16]



[図15]

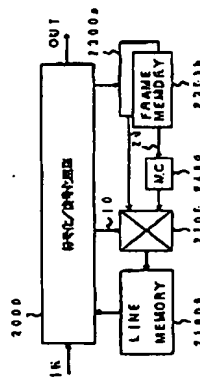


[図14]

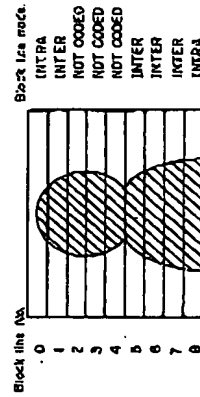


(45) 特開平10-4549

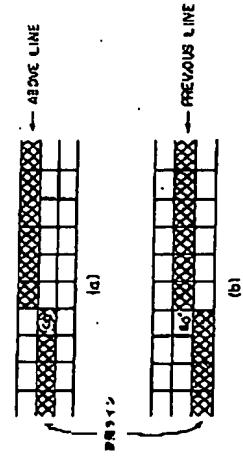
[図18]



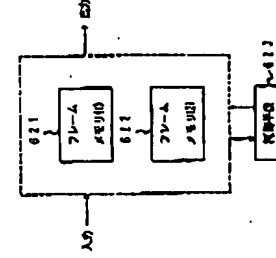
[図21]



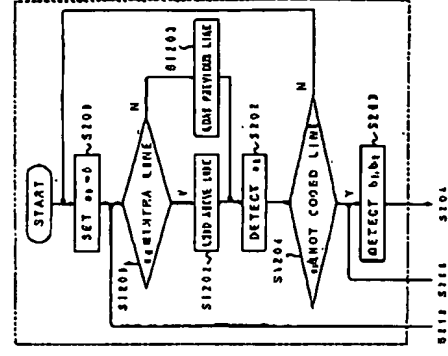
[図19]



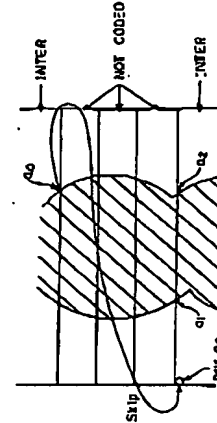
[図34]



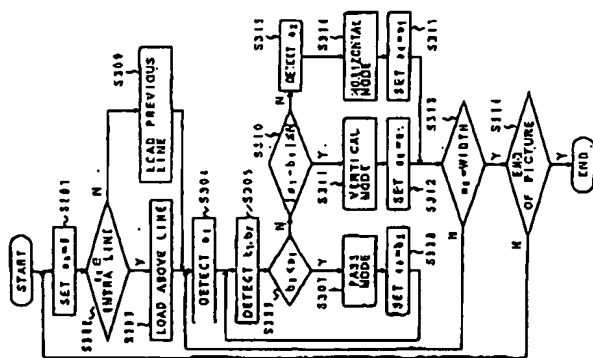
[図23]



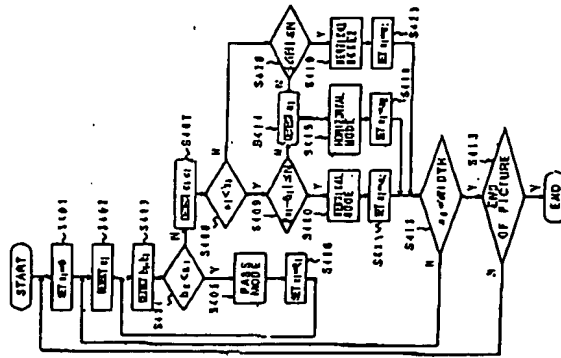
[図22]



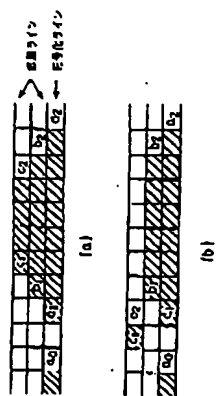
[附 20]



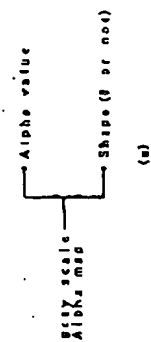
[圖25]



[圖24]

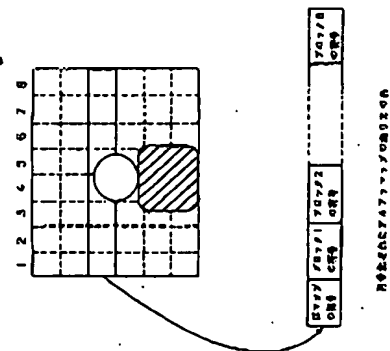


【图 27】

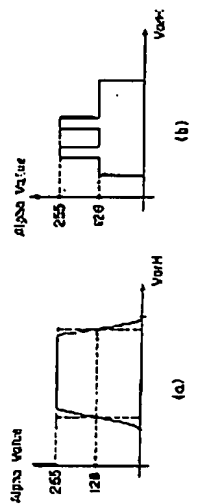


(9)

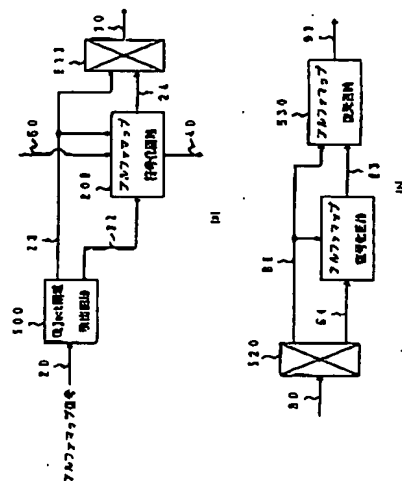
【图 3 2】



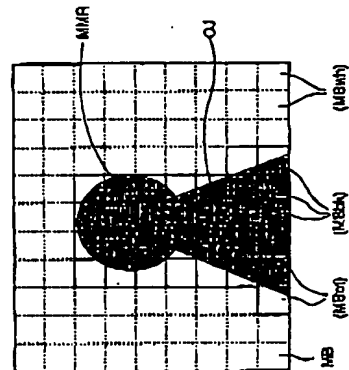
【图26】



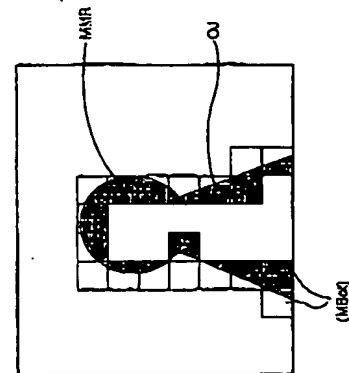
[F30]



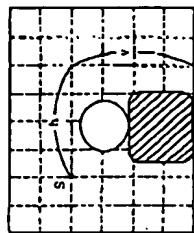
[35]



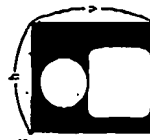
[3 6]



【圖29】



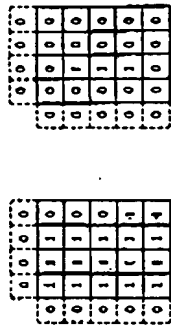
151



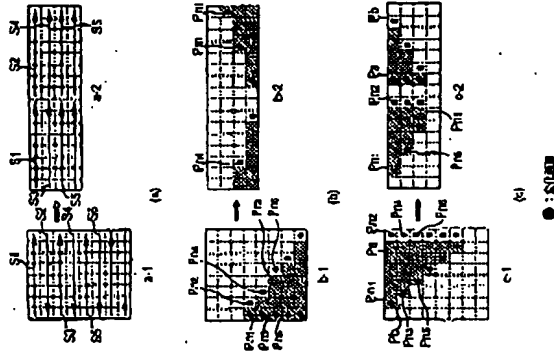
191

(48) 特開平10-4549

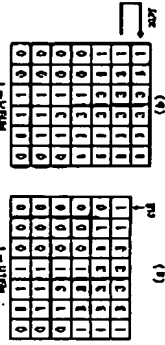
[図44]



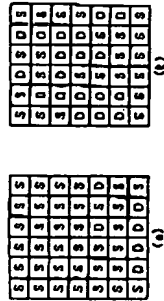
[図39]



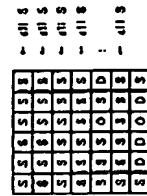
[図46]



[図47]



[図48]



[図40]



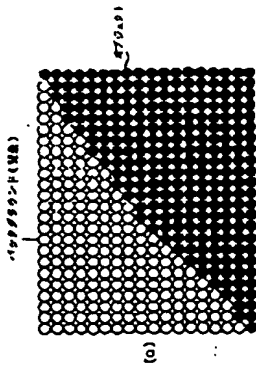
(a)



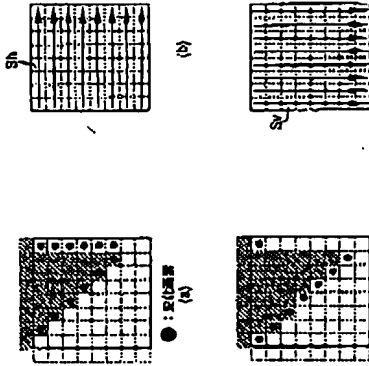
(b)



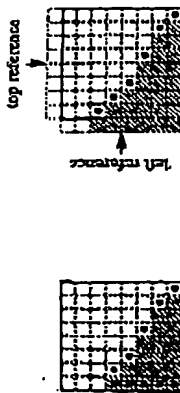
[図33]



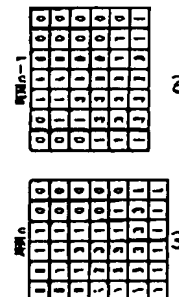
[図38]



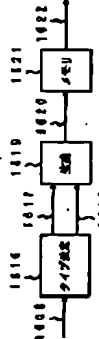
[図37]



[図45]

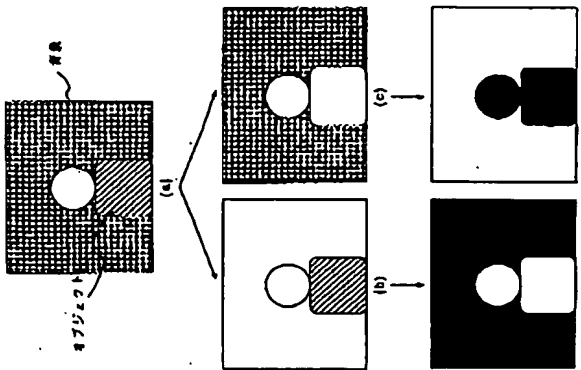


[図53]

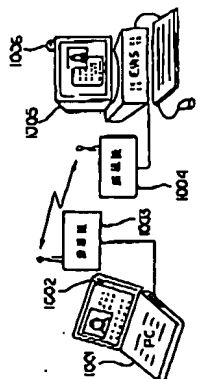


(47) 特開平10-4549

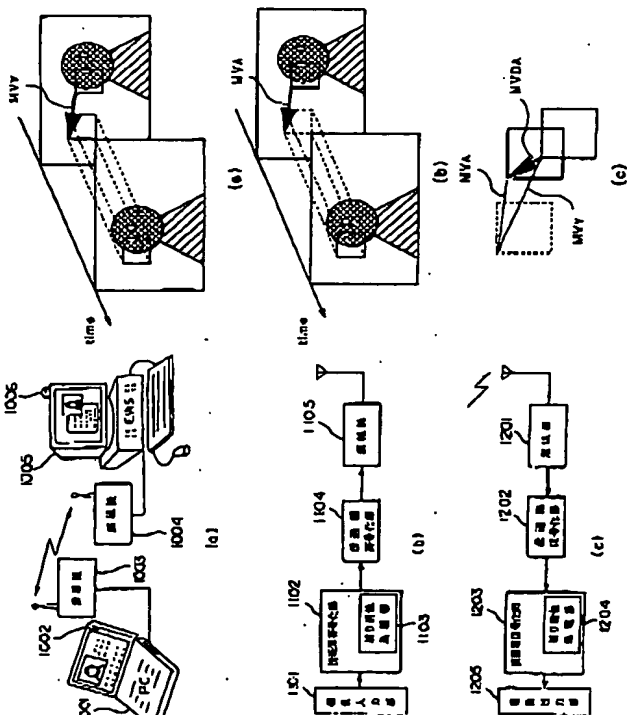
[図31]



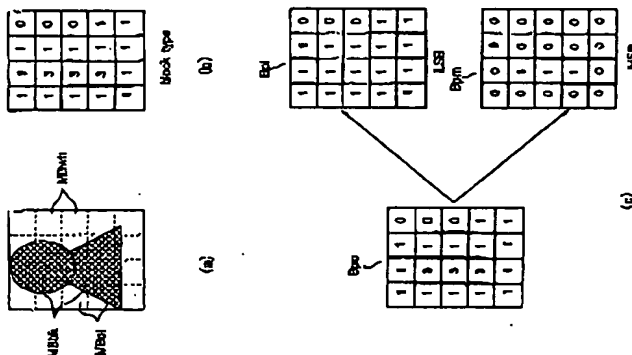
[图 4 1]



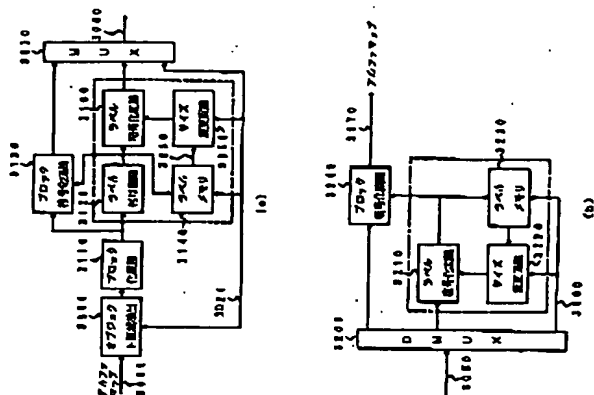
[242]



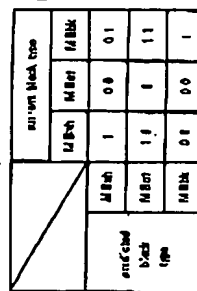
[E 4 3]



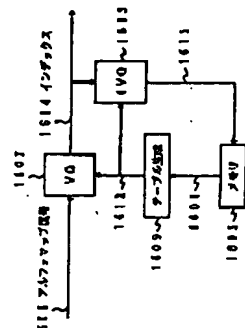
[1050]



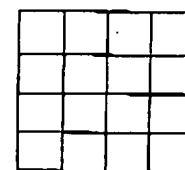
[6 4 9]



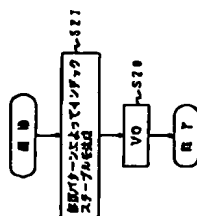
【図 5.1】



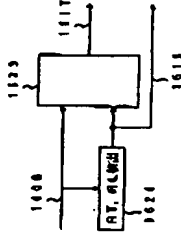
[99例]



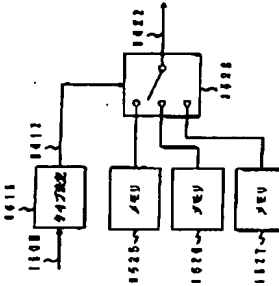
[圖 57]



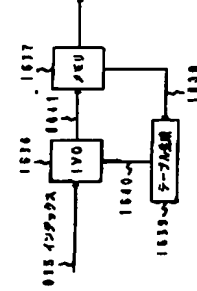
【图50】



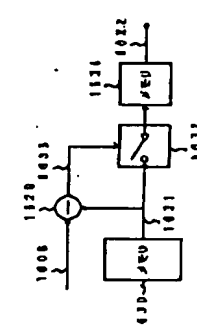
[554]



[圖 5-2]



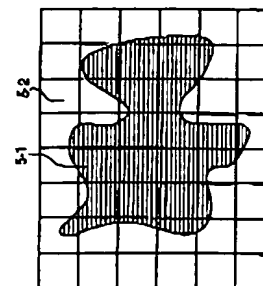
【例 5-5】



[5 8]



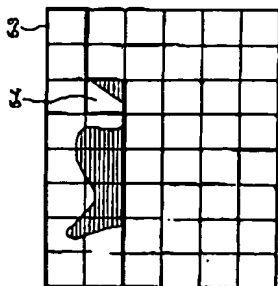
(159)



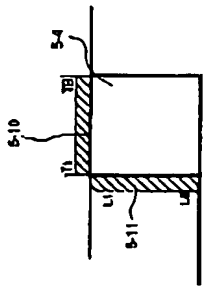
(51) 特開平10-4549

(52)

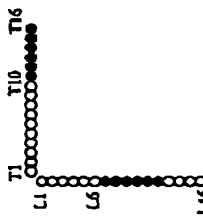
【図60】



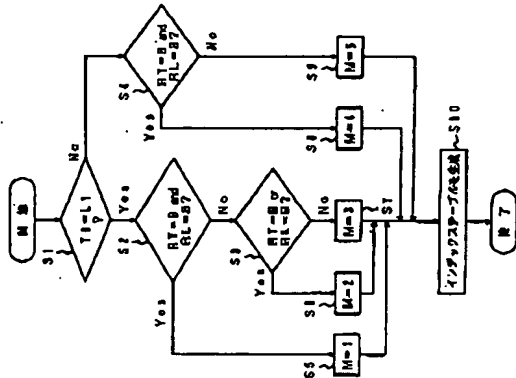
【図61】



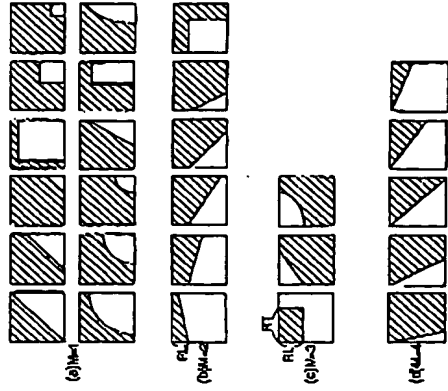
【図63】



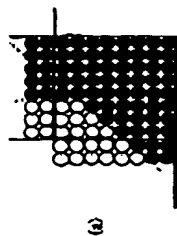
【図68】



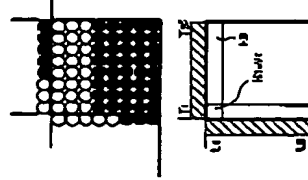
【図70】



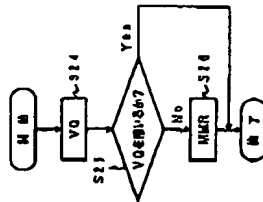
【図64】



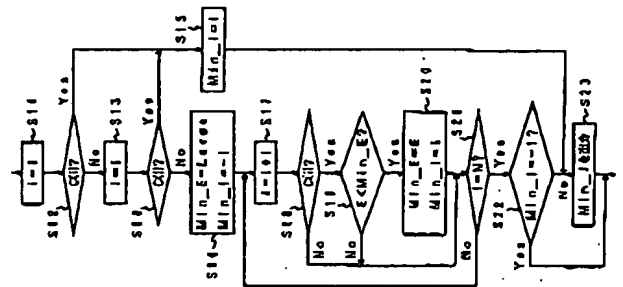
【図65】



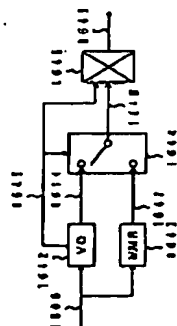
【図67】



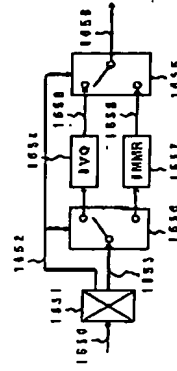
【図69】



【図71】



【図72】

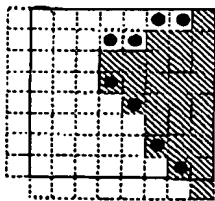


【図73】

(小規模の可変長行・列・幅・高さ)

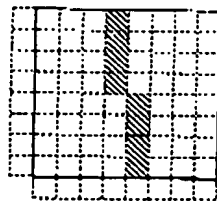
Mode	Vertical_max_line	Vertical_max_col	Vertical_max_row	Vertical_max_height
V0	1	1	1	1
V1	41a	1	1	1
V2	0001a	1	1	1
V3	00001a	1	1	1
V4	000001a	1	1	1
V5	0000001a	1	1	1
V6	0001	1	1	1
V7	001	1	1	1
V8	001	1	1	1
V9	001	1	1	1
V10	001	1	1	1
V11	001	1	1	1
V12	001	1	1	1
V13	001	1	1	1
V14	001	1	1	1
V15	001	1	1	1
V16	001	1	1	1
V17	001	1	1	1
V18	001	1	1	1
V19	001	1	1	1
V20	001	1	1	1
V21	001	1	1	1
V22	001	1	1	1
V23	001	1	1	1
V24	001	1	1	1
V25	001	1	1	1
V26	001	1	1	1
V27	001	1	1	1
V28	001	1	1	1
V29	001	1	1	1
V30	001	1	1	1
V31	001	1	1	1
V32	001	1	1	1
V33	001	1	1	1
V34	001	1	1	1
V35	001	1	1	1
V36	001	1	1	1
V37	001	1	1	1
V38	001	1	1	1
V39	001	1	1	1
V40	001	1	1	1
V41	001	1	1	1
V42	001	1	1	1
V43	001	1	1	1
V44	001	1	1	1
V45	001	1	1	1
V46	001	1	1	1
V47	001	1	1	1
V48	001	1	1	1
V49	001	1	1	1
V50	001	1	1	1
V51	001	1	1	1
V52	001	1	1	1
V53	001	1	1	1
V54	001	1	1	1
V55	001	1	1	1
V56	001	1	1	1
V57	001	1	1	1
V58	001	1	1	1
V59	001	1	1	1
V60	001	1	1	1
V61	001	1	1	1
V62	001	1	1	1
V63	001	1	1	1
V64	001	1	1	1
V65	001	1	1	1
V66	001	1	1	1
V67	001	1	1	1
V68	001	1	1	1
V69	001	1	1	1
V70	001	1	1	1
V71	001	1	1	1
V72	001	1	1	1
V73	001	1	1	1
V74	001	1	1	1
V75	001	1	1	1
V76	001	1	1	1
V77	001	1	1	1
V78	001	1	1	1
V79	001	1	1	1
V80	001	1	1	1
V81	001	1	1	1
V82	001	1	1	1
V83	001	1	1	1
V84	001	1	1	1
V85	001	1	1	1
V86	001	1	1	1
V87	001	1	1	1
V88	001	1	1	1
V89	001	1	1	1
V90	001	1	1	1
V91	001	1	1	1
V92	001	1	1	1
V93	001	1	1	1
V94	001	1	1	1
V95	001	1	1	1
V96	001	1	1	1
V97	001	1	1	1
V98	001	1	1	1
V99	001	1	1	1
V100	001	1	1	1

【図74】



(a)

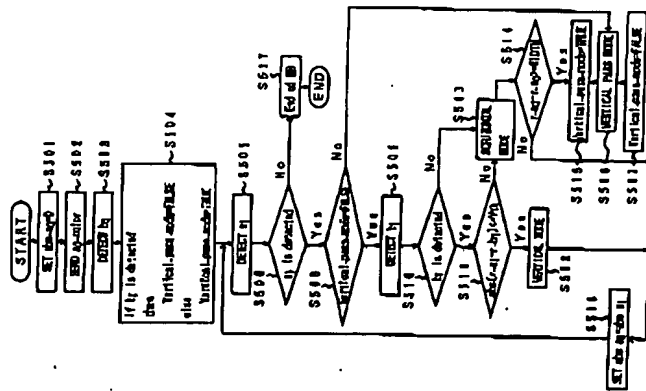
● : charging point



(b)

■ : removed area

【図75】



フロントページの続き

(31)発明者氏名 特願平8-98918

(32)優先日 平8(1995)4月10日

(33)優先権主張国 日本(JP)

(72)発明者 倉立 岩明

大阪府大阪市北区大淀中1丁目1番30号

株式会社東芝関西支社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.